

#5  
12/6/10

JC971 U.S. PTO  
09/859681



05/18/01

대한민국 특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 :  
Application Number

특허출원 2000년 제 26786 호

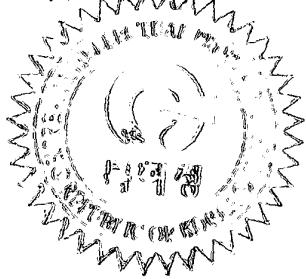
출원년월일 :  
Date of Application

2000년 05월 18일

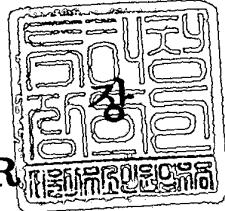
출원인 :  
Applicant(s)

엘지.필립스 엘시디 주식회사

2001 년 04 월 23 일



특허청  
COMMISSIONER



【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0001		
【제출일자】	2000.05.18		
【발명의 명칭】	액정표시장치용 어레이기판과 그 제조방법		
【발명의 영문명칭】	Method for fabricating the array substrate for LCD and the same		
【출원인】			
【명칭】	엘지 .필립스엘시디(주)		
【출원인코드】	1-1998-101865-5		
【대리인】			
【성명】	정원기		
【대리인코드】	9-1998-000534-2		
【포괄위임등록번호】	1999-001832-7		
【발명자】			
【성명의 국문표기】	배성식		
【성명의 영문표기】	BAE, SUNG-SIK		
【주민등록번호】	650925-1009411		
【우편번호】	730-360		
【주소】	경상북도 구미시 진평동 642-3		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 기 (인) <span style="float: right;">정원</span>		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	18	면	18,000 원
【우선권주장료】	0	건	0 원
【심사청구료】	0	항	0 원
【합계】	47,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

**【요약서】****【요약】**

본 발명은 액정표시장치에 관한 것으로, 특히 액정표시장치의 상부기판과 하부기판을 합착하는 수단인 실런트를 인쇄하는 셀패턴 영역 형성방법에 관한 것이다.

본 발명에서는 하부기판에 정의된 셀패턴 영역의 절연층을 부분적으로 패터닝하여 바닥면이 요철형상을 가지는 식각홈을 형성하거나, 단면적으로 돌출부와 요입부로 구성된 식각패턴을 형성하여, 상기 실런트와 기판과의 접촉면적을 크게 함으로써, 실런트의 터짐불량이 발생하지 않는 액정표시장치를 제작할 수 있다.

**【대표도】**

도 6c

**【명세서】****【발명의 명칭】**

액정표시장치용 어레이기판과 그 제조방법{Method for fabricating the array substrate for LCD and the same}

**【도면의 간단한 설명】**

도 1은 일반적인 액정표시장치를 도시한 분해사시도이고,

도 2는 액정표시장치의 제작공정을 순서대로 나타낸 블록도이고,

도 3은 어레이기판 상에 셀패턴 형성방법을 도시한 사시도이고,

도 4는 셀패턴이 구성된 액정표시장치의 개략적인 평면도이고,

도 5a는 도 4의 I-I를 따라 절단한 단면도이고,

도 5b는 도 5a의 F를 확대한 단면도이고,

도 6a 내지 도 6c는 도 4의 II-II를 따라 절단한 단면도로서, 본 발명의 제 1 실시

예에 따른 셀패턴 영역의 형성방법을 도시한 도면이고,

도 7a 내지 도 7c는 도 4의 II-II를 따라 절단한 단면도로서, 본 발명의 제 2 실시

예에 따른 셀패턴 영역의 형성방법을 도시한 도면이고,

도 8a 내지 도 8c와 도 9a 내지 도 9c는 각각 도 4의 II-II를 따라 절단한 단면도로서, 본 발명의 제 3 실시예에 따른 셀패턴 영역의 형성방법을 도시한 도면이고,

도 10a 내지 도 10d는 셀패턴 영역에 정의된 본 발명에 따른 식각홀의 구성을 도시한 평면도이다.

<도면의 주요부분에 대한 부호의 설명>

135 : 기판 141 : 식각홈

143 : 실런트 c : 식각홈 바닥면의 요철형상

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<14> 본 발명은 액정표시장치의 제조공정에 관한 것으로써, 더 상세하게는 액정 표시장치의 상부기판과 하부기판을 합착하기 위한 실런트가 인쇄된 셀패턴 영역의 형성방법에 관한 것이다.

<15> 일반적으로, 액정표시장치는 액정의 광학적 이방특성을 이용한 화상표시 장치로서, 전압의 인가상태에 따라 분극특성을 보이는 액정에 빛을 조사하게 되면 상기 전압인가에 따른 액정의 배향상태에 따라 통과되는 빛의 양을 조절할 수 있게 된다. 따라서, 이와 같은 원리로 이미지 표현이 가능하다.

<16> 전술한 바와 같은 구성에서, 상기 액정패널은 투명한 상부기판과 하부기판을 포함하고 상기 상부기판과 하부기판 사이에 액정을 주입하여 구성한다.

<17> 이하 도 1을 참조하여 액정표시장치의 구성을 간단히 알아본다.

<18> 도 1은 일반적인 컬러액정표시장치를 도시한 분해 사시도이다.

<19> 도시한 바와 같이, 일반적인 액정표시장치(11)는 블랙매트릭스(6)를 포함하는 컬러

필터(7)와 컬러필터 상에 투명한 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)과 화소영역 상에 형성된 화소전극(17)과 스위칭소자(T)와 어레이배선이 형성된 하부기판(22)으로 구성되며, 상기 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충진되어 있다.

<20> 상기 하부기판(22)은 어레이기판이라고도 하며, 스위칭소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.

<21> 이때, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역 상에는 전술한 바와 같이, 투명한 화소전극(17)이 형성된다.

<22> 이하, 블럭도인 도 2를 참조하여 액정표시장치의 제작공정을 알아본다.

<23> 도시한 블럭도는 일반적으로 적용되는 액정셀의 제작공정을 도시한 흐름도로서, st1 단계에서는 먼저 하부기판을 준비한다. 상기 하부기판에는 스위칭 소자로 다수개의 박막 트랜지스터(TFT)가 배열되어 있고, 상기 TFT와 일대 일 대응하게 화소전극이 형성되어 있다.

<24> st2 단계는 상기 하부기판 상에 배향막을 형성하는 단계이다.

<25> 상기 배향막 형성은 고분자 박막의 도포와 러빙(Rubbing) 공정을 포함한다. 상기 고분자 박막은 통상 배향막이라 하고, 하판 상의 전체에 균일한 두께로 증착 되어야 하고, 러빙 또한 균일해야 한다.

<26> 상기 러빙은 액정의 초기 배열방향을 결정하는 주요한 공정으로, 상기 배향막의 러

빙에 의해 정상적인 액정의 구동이 가능하고, 균일한 디스플레이(Display)특성을 갖게 한다.

<27> 일반적으로 배향막은 유기질의 유기배향막인 폴리이미드(polyimide) 계열이 주로 쓰이고 있다.

<28> 러빙공정은 천을 이용하여 배향막을 일정한 방향으로 문질러주는 것을 말하며, 러빙방향에 따라 액정 분자들이 정렬하게 된다.

<29> st3 단계는 셀 패턴(seal pattern)을 인쇄하는 공정을 나타낸다.

<30> 액정 셀에서 셀 패턴은 액정 주입을 위한 캡 형성과 주입된 액정을 새지 않게 하는 두 가지 기능을 한다. 상기 셀 패턴은 열경화성 수지를 일정하게 원하는 패턴으로 형성시키는 공정으로, 스크린 인쇄법이 주류를 이루고 있다.

<31> st4 단계는 스페이서Spacer)를 도포하는 공정을 나타낸다.

<32> 액정 셀의 제조공정에서 상부기판과 하부기판 사이의 캡을 정밀하고 균일하게 유지하기 위해 일정한 크기의 스페이서가 사용된다. 따라서, 상기 스페이서 산포시 하부기판에 대해 균일한 밀도로 산포해야 하며, 산포방식은 크게 알코올 등에 스페이서를 혼합하여 분사하는 습식산포법과 스페이서만을 산포하는 건식산포법으로 나눌 수 있다.

<33> 또한, 건식산포에는 정전기를 이용하는 정전산포식과 기체의 압력을 이용하는 제전산포식으로 나뉘는데, 정전기에 취약한 구조를 갖고 있는 액정 셀에서는 제전산포법을 많이 사용한다.

<34> 상기 스페이서 산포 공정이 끝나면, 컬러필터 기판인 상판과 박막 트랜지스터 배열 기판인 하판의 합착공정으로 진행된다(st5).

<35> 상판과 하판의 합착 배열은 각 기판의 설계시 주어지는 마진(Margin)에 의해 결정되는데, 보통 수  $\mu\text{m}$ 의 정밀도가 요구된다. 두 기판의 합착 오차범위를 벗어나면, 빛이 새어나오게 되어 액정 셀의 구동시 원하는 화질 특성을 기대할 수 없다.

<36> st6 단계는 상기 st1 내지 st5 단계에서 제작된 액정셀을 단위셀로 절단하는 공정이다. 일반적으로 액정셀은 대면적의 유리기판에 다수개의 액정셀을 형성한 후 각각 하나의 액정셀로 분리하는 공정을 거치게 되는데, 이 공정이 셀 절단 공정이다.

<37> 초기 액정 표시장치의 제조공정에서는 여러 셀에 동시에 액정주입 후 셀 단위로 절단하는 공정을 진행하였으나, 셀 크기가 증가함에 따라 단위 셀로 절단한 후, 액정을 주입하는 방법을 사용한다.

<38> 셀 절단 공정은 유리기판 보다 경도가 높은 다이아몬드 재질의 펜으로 기판 표면에 절단선을 형성하는 스크라이브(Scribe) 공정과 힘을 가해 절단하는 브레이크(Break) 공정으로 이루어진다.

<39> st7 단계는 각 단위 셀로 절단된 액정 셀에 액정을 주입하는 단계이다.

<40> 단위 액정 셀은 수백  $\text{cm}^2$ 의 면적에 수  $\mu\text{m}$ 의 캡을 갖는다. 따라서, 이런 구조의 셀에 효과적으로 액정을 주입하는 방법으로 셀 내외의 압력차를 이용한 진공 주입법이 가장 널리 이용된다.

<41> 한편, 도 3은 셀 패턴 공정(st3)에서 사용되는 스크린 인쇄 방법을 도시한 사시도이다.

<42> 상기 스크린 인쇄는 소정의 패턴이 형성된 스크린(6)과 인쇄를 위한 고무밀대(squeegee ; 8)로 구성된다.

<43> 기판(22) 상의 상기 셀 패턴(2)은 액정 패널에서 액정 주입을 위한 갭(Gap) 형성과 주입된 액정을 새나가지 않게 하는 두 가지 기능을 한다. 이에 따라, 상기 셀 패턴(2)은 기판(22)의 가장자리를 따라 형성되며, 한쪽 가장자리에는 액정 주입구(4)를 형성한다.

<44> 상기 스크린 인쇄법을 통한 셀 패턴(2) 형성은 셀캡의 유지를 위한 스페이서(Spacer)를 포함한 열경화성 실런트(sealant)를 스크린(Screen ; 6)을 통해 기판(22)에 인쇄하는 공정과, 레벨링(Leveling)을 위해 실런트에 함유되어 있는 용매를 증발시키는 건조공정으로 구성된다.

<45> 실제적으로 셀 패턴(2)에 있어서, 두께와 높이의 균일도가 매우 중요한 공정관리 항목이 된다. 이는 상기 셀 패턴(2)이 불균일하게 형성되면, 셀 패턴의 경화 후에 셀캡이 일정하지 않게 되기 때문이다.

<46> 상기 셀 패턴(2)에 사용되는 셀 재료는 일반적으로 열경화성 또는 UV(자외선) 경화성 에폭시(epoxy) 수지 등을 이용한다. 그러나, 상기 에폭시 수지 자체는 액정에 대해 무해하나, 열경화제에 포함된 아민(amine)이 액정재료를 분해할 수 있다. 따라서, 열경화성 에폭시 수지 셀 패턴(2)을 형성할 경우에는 실런트를 스크린 인쇄 후 굽는 온도를 단계적으로 변화시키면서 충분히 프리 베이킹(prebaking)할 필요가 있다.

<47> 이외에도 다양한 방법으로 상기 셀 패턴을 구성할 수 있다.

<48> 도 4는 스크린 인쇄법 등으로 상기 기판(22) 상에 인쇄한 셀 패턴(31a)을 도시한 액정표시장치의 평면도이다.

<49> 여기서, 상기 셀 패턴(2)은 크게 두 부분으로 나눌 수 있다. 즉, 주 셀 라인(2a)과 보조 셀 라인(2b)이 그것인데, 상기 주 셀 라인(2a)은 전술한 바 있지만, 액정이 외부로

누설되는 것을 방지하고, 셀캡을 유지하기 위함이다.

<50> 그리고, 상기 보조 셀 라인(2b)은 상기 기판(22)과 상기 기판(22)과 대응되는 기판(미도시)을 합착하고, 상기 합착된 기판의 세정 및 식각시에 상기 세정액 및 식각액에 의한 상기 주 셀 라인(2a)의 손상을 방지하기 위함이다.

<51> 도 5a는 도 4의 I - I 을 따라 절단한 단면도이다.

<52> 도시한 바와 같이, 액정패널에 구성되는 일부 화소와, 상기 액정패널 좌우에 구성되는 셀 패턴의 단면도를 나타낸다.

<53> 도 5a의 단면도를 참조하여, 액정표시장치용 어레이기판의 제조 공정을 간략히 설명한다. (이하 도 1과 도 4를 참조한다.)

<54> 일반적으로, 스위칭소자와 신호배선을 포함한 하부기판(23)을 제작할때는 상기 스위칭소자(T)의 타입에 따라 약간의 공정변화가 있다. 본 발명에서는 역스태거드형(inverted staggered type) 스위칭소자를 구비한 액정패널을 예로 들어 설명한다.

<55> 먼저, 기판(22)상에 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo) 등의 금속을 증착하고 이를 패터닝하여, 기판의 가로방향으로 구성되는 다수의 게이트배선(도 1의 13)과, 상기 게이트배선에서 소정면적으로 돌출 형성된 게이트전극(32)을 형성한다.

<56> 상기 게이트전극(32)이 형성된 기판(22) 상에 산화실리콘(SiO<sub>2</sub>), 질화실리콘(SiN<sub>x</sub>) 등의 무기절연막을 증착하여 제 1 절연층인 게이트절연층(33)을 형성한다.

<57> 다음으로, 상기 게이트절연층(33)상에 반도체층을 형성하고 패터닝하여, 상기 게이트전극 상부에 아일랜드형태(Island type)로 액티브층(36)을 형성한다.

<58> 다음으로, 상기 액티브층 상부에 전술한 도전성 금속을 증착하고 패터닝하여, 상기

가로방향으로 구성된 다수의 게이트배선(도 1의 13)과 수직하게 교차하는 다수의 데이터배선(도 1의 15)을 구성하고, 상기 게이트전극(32)에 근접한 부분의 데이터배선(도 1의 15)에서 소정면적으로 돌출 연장되어, 상기 액티브층과 일부 겹쳐지는 소스전극(39) 및 이와 소정간격 이격된 드레인전극(41)을 형성한다.

<59> 다음으로, 상기 드레인전극 상부에 벤조사이클로부텐(BCB)과 아크릴(Acryl)계 수지(resin)등의 투명한 유기절연막을 증착하고 패터닝하여, 상기 드레인전극 상부에 드레인 콘택홀이 형성된 보호층(35)을 형성하고, 상기 보호층 상부에 화소전극(38)을 형성한다.

<60> 이와 같이 구성된 하부기판(22)은 실런트(31)에 의해 상부기판(5)과 합착된다.

<61> 상기, 실런트(2)의 주목적은 상부기판(5)과 하부기판(22)을 합착하는 것이므로, 씰 패턴은 상부기판(5)의 상기 투명전극(18)과 하부기판(22)의 유기절연막(35)사이에 위치하게 된다.

<62> 도 5b는 도 5a의 F를 확대한 단면도이다.

<63> 도시한 바와 같이, W의 너비를 가지고 상기 하부기판(22)에 정의되는 씰 패턴영역 중 일부를 식각한 형태이다.

<64> 전술하였듯이, 상기 실런트(2)는 유기절연막(35)과의 부착성이 좋지 않기 때문에 이를 극복하기 위해, 상기 씰패턴 영역에 다수의 식각홈(37)을 형성함으로써 상기 유기절연막(35)을 대부분 식각하게 된다.

<65> 이와 같은 구성은, 도 5a의 구성에 비해 상기 한정된 씰패턴 영역에 실런트(2)의 부착면적을 더 늘릴 수 있는 효과가 있기 때문에 부착력이 조금은 개선되는 구조이다.

<66> 그러나 이와 같은 구성 또한 상기 실런트(2)의 부착면적을 만족할 만큼 확보한 구

조는 아니므로, 상기 실런트(selant 씰 패턴)(2)는 유기절연막(35)과의 접착성이 그다지 양호하지 않다. (실런트가 인쇄되는 영역을 이하 '씰패턴 영역'이라 한다.)

<67> 따라서, 상기 실런트(2)와 유기절연막(35)과의 충분한 접촉면적을 더욱 확보하는 것이 무엇보다 필요하다.

<68> 그러나, 상기 씰 패턴영역의 너비(W)는 상기 액정패널의 개구율 등을 고려하여 제한된다. 따라서 상기 실런트의 접촉면적을 크게 하는 것에는 한계가 있으며, 이로 인해 상기 실런트(2)의 터짐불량이 자주 발생한다.

#### 【발명이 이루고자 하는 기술적 과제】

<69> 따라서, 본 발명은 전술한 바와 같은 문제를 해결하기 위하여, 기존의 씰패턴 영역의 패턴폭(width)을 그대로 유지하면서 상기 실런트와 절연막과의 접촉면적을 크게 하는 구조와 그 제조방법을 제안하는데 목적이 있다.

#### 【발명의 구성 및 작용】

<70> 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판은 기판과; 상기 기판 상에 가로방향으로 연장 형성된 다수의 게이트배선과; 상기 게이트배선과 교차하여 형성된 다수의 데이터배선과; 상기 기판의 둘레에 구성되고, 상기 게이트배선과 데이터배선에 각각 수직하게 W의 폭을 가지고 일방향으로 정의된 씰 패턴영역에 단면적으로 상기 W의 폭보다 작은 폭의 식각홈을 가지며, 상기 식각홈의 바닥은 요철형상을 가지는 씰 패턴영역을 포함한다.

<71> 상기 식각홈은 상기 게이트배선 사이 또는 데이터배선 사이에 다수개 형성된다.

<72> 상기 셀패턴 영역에는 평면적으로 원형상, 사각형상, 일방향으로 긴 직사각형상의 다수의 식각홈 패턴이 일정하게 소정간격 이격되어 구성된다.

<73> 본 발명의 특징에 따른 액정표시장치용 어레이기판의 제조방법은 기판 상에 게이트 전극을 포함하고, 가로방향으로 연장된 다수개의 게이트배선을 형성하는 단계와; 상기 기판 전체에 걸쳐 제 1 절연층을 형성하는 단계와; 상기 게이트전극 상에 반도체층을 형성하는 단계와; 상기 제 1 절연층 상에 상기 게이트배선과 교차하는 다수개의 데이터배선과, 상기 게이트전극 상부에 형성되고 서로 이격된 소스전극과 드레인전극을 형성하는 단계와; 상기 데이터배선과 소스전극 및 드레인전극 상에 제 2 절연층을 형성하는 단계와; 상기 제 2 절연층 상에 포토레지스트를 도포하고, 상기 셀 패턴영역에 식각홈과 상기 식각홈의 바닥면을 요철형태로 형성하기 위해, 상기 식각홈을 위한 패턴에 다수개의 슬릿을 구성한 마스크를 이용하여, 포토레지스트를 부분 노광하는 단계와; 상기 포토레지스트의 부분노광된 부분을 스트립하여, 스트립된 포토레지스트의 표면이 요철형상이 되도록 하는 단계와; 상기 요철형상의 포토레지스트와 그 하부의 절연층을 식각하여, 식각된 절연층의 표면이 요철형상을 가지는 식각홈을 형성하는 단계를 포함한다.

<74> 상기 제 1 절연층은 산화실리콘( $SiO_2$ )와 질화실리콘( $SiN_x$ )등을 포함하는 무기 절연물질 그룹 중 선택된 하나인 것을 특징으로 한다.

<75> 상기 제 2 절연층은 벤조사이클로부텐, 아크릴수지 등을 포함하는 유기절연물질 그룹 중 선택된 하나인 것을 특징으로 한다.

<76> 본 발명의 다른 특징에 따른 액정표시장치용 어레이기판은 기판과;

<77> 상기 기판 상에 가로방향으로 연장 형성된 다수의 게이트배선과; 상기 게이트배선과 교차하여 형성된 다수의 데이터배선과; 상기 기판의 둘레에 구성되고, 상기 게이트배선과 데이터배선에 각각 수직하게  $W$ 의 폭을 가지고, 단면적으로 상기  $W$ 의 폭 내에 다수 개의 요입부와 돌출부로 구성된 요철형상의 셀패턴 영역을 포함한다.

<78> 상기 셀패턴 영역에 형성된 요입부는 평면적으로 원형상, 사각형상, 일방향으로 긴 직사각형 형상인 것을 특징으로 한다.

<79> 상기 요입부와 돌출부로 구성되는 요철형상의 셀패턴 영역의 하부에는, 상기 셀 패턴영역에 형성된 요입부에 의해 부분적으로 노출되는 금속층을 더욱 포함하는 것을 특징으로 한다.

<80> 상기 금속층은 상기 게이트배선과 동일층에 형성된다.

<81> 상기 금속층은 상기 데이터배선과 동일층에 형성된다.

<82> 본 발명의 다른 특징에 따른 액정표시장치용 어레이기판의 제조방법은 기판 상에 게이트전극을 포함하고, 가로방향으로 연장된 다수개의 게이트배선을 형성하는 단계와; 상기 기판전체에 걸쳐 제 1 절연층을 형성하는 단계와; 상기 게이트전극 상에 반도체층을 형성하는 단계와; 상기 제 1 절연층 상에 상기 게이트배선과 교차하는 다수개의 데이터배선과, 상기 게이트전극 상부에 형성되고 서로 이격된 소스전극과 드레인전극을 형성하는 단계와; 상기 데이터배선과 소스전극 및 드레인전극 상에 제 2 절연층을 형성하는 단계와; 상기 제 2 절연층이 형성된 기판의 둘레에  $W$ 의 폭을 가지는 셀 패턴영역을 정의하는 단계와; 상기 셀패턴 영역 중 상기 게이트배선과 데이터배선 사이의 절연층을 식각

하여, 다수의 돌출부와 요입부를 형성하는 단계를 포함한다.

<83>      이하, 첨부한 도면을 참조하여 본 발명에 따른 바람직한 실시예를 설명한다.

<84> - 제 1 실시예 -

<85>      본 발명의 제 1 실시예에서는 기존의 마스크공정으로 상기 셀패턴 영역의 절연막을 식각하여 식각홈을 형성하되, 상기 식각홈 바닥을 요철형상으로 하여 상기 식각된 부분을 통해 충진된 실런트와 상기 절연막과의 접촉면적을 넓혀 상기 실런트와 기판의 접촉 특성을 개선하는 방법을 제안한다. 이하, 도 6a 내지 도 6c를 참조하여 본 발명의 제 1 실시예에 따른 공정을 설명한다.

<86>      도 6a 내지 도 6c는 도 4의 II-II를 따라 절단하여 공정순서에 따라 도시한, 본 발명의 제 1 실시예에 따른 공정단면도이다.

<87>      도 6a는 하부기판 상에 정의된 셀 패턴영역에 식각홈을 형성하기 위한 포토레지스트(photo-resist)공정을 나타낸다.

<88>      도시한 바와 같이, 하부기판 중 상기 실런트가 인쇄될 부분은 도 5a의 공정결과 무기절연막인 게이트 절연층(133)과 유기절연막인 보호층(135)이 적층된 구조로 형성된다. 여기서, 상기 유기절연막 상에 셀 패턴영역을 정의한다.

<89>      다음으로, 셀 패턴영역에 식각홈을 형성하기 위해, 상기 게이트절연층(133)과 보호층(135)이 적층된 기판(111)의 전면에 포토레지스트를 도포하여 포토레지스트막(137)을 형성한다.

<90>      다음으로, 마스크를 이용한 노광공정을 행하게 되는데 이때, 상기 셀 패턴영역의

포토레지스트막(137) 상부에 슬릿(140)이 구성된 슬릿형 마스크(slit mask)(139)를 사용하여 상기 씰 패턴영역 상부의 포토레지스트막(137)을 노광한다.

- <91>      상기 마스크(139)는 회절노광시 사용하는 마스크를 사용하여도 된다.
- <92>      이 공정은 상기 드레인전극과 화소전극을 연결하기 위해, 상기 드레인전극 상부의 유기절연막에 드레인콘택홀을 형성하는 공정과 동시에 진행될 수 있다.
- <93>      상기 슬릿형 마스크(139)는 마스크에 슬릿(140)을 구성한 것으로, 상기 슬릿과 슬릿 사이가 충분히 크다면 상기 슬릿(140)을 통과하여 회절된 빛에 의해, 상기 슬릿에 의해 노출된 포토레지스트막과, 슬릿과 슬릿 사이에 존재하는 포토레지스트막(137)의 노광 상태에 차이가 발생한다.
- <94>      상세히 설명하면, 상기 슬릿을 통해 입사한 빛(A)은 상기 슬릿을 통과하면서 일부 에너지를 잃어버리게 된다. 따라서, 마스크에 의해 완전히 노출된 부분에 비해 상기 포토레지스트는 일부 깊이만큼 노광되며, 더욱이 상기 슬릿(140)에 의해 직접 노출된 부분 보다 상기 슬릿(140)사이에 위치하여 빛 에너지를 덜 받은 부분은 상기 슬릿의 하부에 위치한 부분보다 노광되는 깊이가 적다.
- <95>      따라서, 상기 두 부분을 동일한 스트립용액을 사용하여 같은 시간동안 스트립하게 된다면, 상기 슬릿의 하부와 상기 슬릿사이에 위치한 부분의 상기 포토레지스트막(137)의 식각정도가 달라질 것이다.
- <96>      따라서, 상기 소정 깊이만큼 제거된 포토레지스트막(137)의 표면은 전술한 바와 같은 노광상태의 차이에 의해 굴곡진 요철형태(B)로 식각된다.

<97> 도 6b에 도시한 바와 같이, 상기 일부 식각된 포토레지스트막과 유기절연막(135)과, 연속으로 게이트절연층(무기절연막)(133)을 식각하는 단계이다.

<98> 상기 식각공정은 일반적으로 건식식각을 통해 이루어지며, 상기 포토레지스트막(137)의 전면으로 가해지는 에너지의 힘이 동일하므로, 상기 요철형태에 대해서 식각되는 비율이 동일하다.

<99> 따라서, 포토레지스트를 식각하면서 연속으로 상기 유기절연막(135)과, 그 하부의 게이트절연막(133)까지 식각하게 되면, 상기 식각홈(141)의 바닥면이 되는 게이트절연막(133)의 표면은 요철형태(C)가 된다.

<100> 이러한 식각홈(141)은 액정패널에 대해 세로방향과 가로방향의 일방향으로 연장된 셀패턴 영역에 일치하게 구성되는 것이 아니라, 상기 정의된 셀 패턴영역을 지나가는 다수의 배선을 피해 부분적으로 형성한다.

<101> 또한, 상기 식각홈(141)은 상기 정의된 셀 패턴영역의 폭(W)과 비교할때 거의 동일하거나 작게 구성한다.

<102> 다음으로, 도 6c에 도시한 바와 같이, 상기 식각홈(141)을 포함하는 셀 패턴영역 상부에 실런트(143)를 인쇄한다.

<103> 상기 인쇄과정에서, 상기 실런트(143)는 상기 바닥면이 요철형상(C)인 식각홈(141)에 충진 되면서 상기 셀 패턴영역 상에 형성된다.

<104> 다음으로, 상기 실런트(143)가 인쇄된 하부기판(111)에 상부기판(151)을 합착하는 공정을 거친다.

<105> 이와 같이, 셀 패턴영역에 요철을 포함하는 식각홈(141)을 형성하는 방법은 상기

셀패턴 영역상의 유기절연막을 제거하는 효과와 함께, 상기 실런트(143)의 접촉면적을 크게 하여, 견고한 합착특성을 가지는 액정표시장치를 제작할 수 있도록 한다.

<106> -- 실시예 2--

<107> 본 발명의 제 2 실시예는 실런트에 의한 액정패널의 합착특성을 개선하기 위해 상기 액정패널에 정의된 셀 패턴영역의 절연막을 단면적으로 요철형태로 식각하는 방법을 제안한다.

<108> 도 7a 내지 도7c는 본 발명의 제 2 실시예를 나타낸 것으로, 상기 도 4의 II-II를 따라 절단하여 도시한 공정단면도이다.

<109> 도 7a는 기판(221)상에 적층된 게이트절연막인 무기절연막(233)과, 보호층인 유기 절연막(235)을 패턴하기 위한 포토레지스트 공정으로서, 기판(221)상에 구성된 상기 유기절연막(235)의 상부에 포토레지스트를 도포하여 포토레지스트막(237)을 형성한 후, 마스크를 이용한 노광공정을 거쳐, 상기 포토레지스트의 하부 유기절연막이 부분적으로 노출되는 요입부( $f_2$ )와 돌출부( $f_1$ )로 구성되도록 스트립(strip)한다.

<110> 이때, 정의된 셀 패턴영역 상부의 상기 포토레지스트막(237)은 상기 액정패널에 정의된 셀 패턴영역의 폭(W)에 맞추어 패터닝되며, 이때 일부 포토레지스트막이 스트립되어 하부 유기절연막이 노출된 포토레지스트의 폭(b)과 스트립되지 않은 포토레지스트의 폭(a)이 거의 동일하게 구성되도록 한다.

<111> 이는 상기 셀패턴 영역의 제한된 폭(W)내에 요철형상을 춤춤히 구성하기 위함이다.

<112> 도 7b는 상기 포토레지스트의 요입부 하부에 노출된 유기절연막을 식각하는 공정이

다.

<113> 이때, 유기절연막(235)은 건식식각 공정에 의해 식각되며, 상기 유기절연막(235)하부의 무기절연막(233)까지 소정 깊이만큼 식각한다.

<114> 다음으로, 상기 식각되지 않은 유기절연막 상부의 포토레지스트를 모두 제거하게 되면, 돌출부( $d_1$ )와 요입부( $d_2$ )로 구성된 요철형태의 셀패턴 영역(D)이 상기 정의된 셀 패턴 영역의 폭(W)에 맞추어 단면적으로 일정하게 구성된다.

<115> 이 공정은 상기 드레인전극과 화소전극을 연결하기 위해, 상기 드레인전극 상부의 유기절연막에 드레인콘택홀을 형성하는 공정과 동시에 진행될 수 있다.

<116> 다음으로 도 7c에 도시한 바와 같이, 상기 요철형상을 가지는 셀패턴 영역에 실런트(238)를 인쇄하게 되면, 상기 실런트(238)는 상기 요철형상의 요입부( $d_2$ )에 충진되어서 상기 기판(221)에 정의된 셀패턴 영역에 형성된다.

<117> 따라서, 상기 요철형상을 가지는 셀 패턴영역은 기존에 비해 실런트와 상기 절연막과의 접촉면적을 더욱 크게 할 수 있으므로, 견고하게 합착된 액정패널(239)을 얻을 수 있다.

<118> 이와 같은 구성에서, 상기 요철형상은 상기 셀패턴 영역 하부를 지나가는 각 신호 배선을 피해 위치해야 하므로 W의 폭을 가지고 일방향으로 정의된 셀패턴 영역에 부분적으로 구성한다.

<119> -- 제 3 실시예 --

<120> 본 발명의 제 3 실시예는 상기 실런트의 접착력을 높이기 위해, 상기 단면적으로

요철형상인 셀 패턴영역 하부에 금속층을 형성하는 구조를 제안한다.

<121>      도 8a내지 도 8c와 도 9a 내지 도 9c는 각각 본 발명의 제 3 실시예를 나타낸 것으로, 도 4의 Ⅱ-Ⅱ를 따라 절단하여 공정순서에 따라 도시한 공정단면도이다. (제 3 실시예의 구성은 전술한 도 5a의 구성에서 설명한 공정을 참조한다)

<122>      도 5a에 설명한 바와 같이, 기판(331)을 구성하는 요소는 스위칭소자(도 5a의 T)와 게이트배선과 데이터배선 등이 있으며, 이러한 요소들은 기판상에 공정순서에 의해 구성된다. 이때, 상기 데이터배선과 게이트배선의 구성순서는 상기 스위칭소자의 타입에 따라 달리할 수 있으며, 본 발명의 제 3 실시예에서는 역스태거드형(inverted staggered type) 박막트랜지스터의 경우를 예로 든다.

<123>      상기 역 스태거드형 박막트랜지스터는 기판 상에 게이트전극을 먼저 구성하므로, 상기 두 배선 중 게이트배선을 먼저 구성하게 되고, 다음으로 상기 게이트배선과는 절연층을 사이에 두고 데이터배선을 구성하게 된다.

<124>      이때, 상기 두 배선을 구성하는 공정중 임의의 한 공정을 선택하여, 상기 하부기판(331)에 정의된 셀 패턴영역의 하부에 부분적으로 아일랜드형태의 금속층(333)을 형성한다.

<125>      연속된 기판형성 공정에 의해, 상기 아일랜드형태의 금속층 상부에 절연막이 적층된 구조가 된다.

<126>      만약, 도 8a에 도시한 바와 같이, 상기 셀 패턴영역 하부에 구성된 상기 금속층(333)이 상기 게이트배선(미도시)을 형성하는 공정에서 만들어졌다면, 상기 금속층(333)의 상부에는 게이트절연막인 무기절연막(335)과 보호막인 유기절연막(337)이 적층된 구

조가 될 것이고, 도 9a에 도시한 바와 같이, 상기 금속층(333)이 데이터배선(미도시)을 형성하는 공정과 동일한 공정으로 만들어졌다면, 상기 금속층(333)의 상부에는 보호막인 유기절연막(337)만이 형성된 구조가 된다.

<127>      도 8a와 도 9a는 전술한 두 예에 따른 기판(331)상의 셀패턴 영역에 요철형상의 식각음을 형성하기 위한 포토레지스트 공정을 나타낸 것으로, 전술한 바와 같은 방법으로 금속층(333)이 구성된 기판(331)상부에 포토레지스트(339)를 도포하고, 실시예 2에서 설명한 바와 같은 방법으로 포토레지스트를 패터닝하여, 상기 패터닝된 포토레지스트 사이에 하부 유기절연막(337)을 노출시킨다. (본 공정은 어레이기판의 보호막 공정과 동일하게 이루어진다.)

<128>      도 8b와 도 9b는 도 8a와 도 9a의 공정에 이은 연속된 공정으로, 도 8b의 경우 상기 패터닝된 포토레지스트 사이에 노출된 유기절연막(337)과 그 하부의 무기절연막(335)을 식각하고, 도 9b의 경우에는 상기 유기절연막(337)을 식각하여 단면적으로 요철형상이 되도록 한다.

<129>      상기 요철형상을 위한 식각방식은 건식식각 방법을 통해 이루어지며, 상기 식각되는 절연층 하부에 위치한 아일랜드형태의 금속층(333)이 상기 식각된 절연층 사이에 노출될 때까지 식각공정을 행한다.

<130>      결과적으로, 상기 절연층의 식각패턴은 단면적으로 돌출부( $e_1$ )와 요입부( $e_2$ )로 구성된다. 이와 같은 절연층의 요철패턴은 액정패널에 정의된 셀 패턴 폭 W내에 형성된다.

<131>      전술한 구성에서 상기 게이트절연막을 유기절연막으로 사용하여, 상기 보호막인 유기절연막과 함께 두층의 유기절연막이 적층된 구조도 적용될 수 있다.

<132> 도 8c와 도 9c는 도 8b와 도 9b의 공정의 연속된 공정으로, 상기 요철형상으로 패터닝된 셀 패턴영역 상에 실런트(343)를 코팅하고 상부기판(345)을 합착하는 공정이다.

<133> 전술한 공정에서 상기 요철형상의 셀패턴 영역 상부에 실런트(343)를 코팅하면, 상기 실런트(343)는 상기 요철형상의 요입부( $e_2$ )에 충진되면서, 상기 요입부( $e_2$ )에 의해 노출된 하부 금속층(333)과 접촉하게 된다.

<134> 상기 금속층(333)은 상기 유기절연막(337)에 비해 실런트(343)와의 합착정도가 매우 우수하다.

<135> 따라서, 이와 같은 구조는 상기 요철형상에 의해 상기 실런트(343)와 절연막간의 접촉면적이 커질 뿐 아니라, 상기 셀패턴 영역의 하부에 아일랜드형상의 금속층(333)을 더욱 형성함으로써, 더욱 견고하게 합착된 액정패널을 얻을 수 있다.

<136> 도 10a 내지 도 10d는 전술한 실시예 1 내지 실시예 2에서, 셀패턴 영역에 구성되는 식각홈의 다양한 변형예를 도시한 평면도이다.

<137> 도시한 바와 같이, 셀패턴 영역에 구성된 식각홈(요입부)은 평면적으로 세로방향(411)으로 구성될 수 있고, 다수의 세로축 식각패턴과 가로축 식각패턴이 교차하는 격자 형태의 식각패턴(413)과, 일정한 간격으로 이격된 사각형상의 패턴(415)과 원모양의 패턴(417)등으로 다양하게 구성할 수 있으며, 각 평면도를 Ⅲ-Ⅲ'을 따라 절단하면, 앞서 공정에서 설명한 바와 같은 돌출부와 요입부로 구성된 셀 패턴영역을 얻을 수 있다.

### 【발명의 효과】

<138> 따라서, 본 발명은 액정패널을 구성하는 하부기판 상에 실런트를 인쇄하기 위한 셀

패턴 영역을 형성할 경우, 정의된 셀패턴 영역에 부분적으로 요철형태의 식각홈을 형성함으로써, 상기 식각홈을 통해 실런트와 기판과의 접착면적을 더욱 크게 하여 상부기판과 하부기판의 합착상태를 더욱 견고하게 하였고, 이로 인해 상기 실런트의 터짐현상을 방지할 수 있기 때문에 액정표시장치의 생산수율을 향상시키는 효과가 있다.

**【특허청구범위】****【청구항 1】**

기판과;

상기 기판 상에 가로방향으로 연장 형성된 다수의 게이트배선과;

상기 게이트배선과 교차하여 형성된 다수의 데이터배선과;

상기 기판의 둘레에 구성되고, 상기 게이트배선과 데이터배선에 각각 수직하게 W의 폭을 가지고 일방향으로 정의된 셀 패턴영역에 단면적으로 상기 W의 폭보다 작은 폭의 식각홈을 가지며, 상기 식각홈의 바닥은 요철형상을 가지는 셀 패턴영역을 포함하는 액정표시장치용 어레이기판.

**【청구항 2】**

제 1 항에 있어서,

상기 식각홈은 상기 게이트배선 사이 또는 데이터배선 사이에 다수개 형성되는 액정표시장치용 어레이기판.

**【청구항 3】**

제 1 항 내지 제 2 항중 어느 한 항에 있어서,

상기 셀 패턴영역에는 평면적으로 원형상, 사각형상, 일방향으로 긴 직사각형상의 다수의 식각홈 패턴이 일정하게 소정간격 이격하여 구성된 액정표시장치용 어레이기판.

### 【청구항 4】

기판 상에 게이트전극을 포함하고, 가로방향으로 연장된 다수개의 게이트배선을 형성하는 단계와;

상기 기판 전체에 걸쳐 제 1 절연층을 형성하는 단계와;

상기 게이트전극 상에 반도체층을 형성하는 단계와;

상기 제 1 절연층 상에 상기 게이트배선과 교차하는 다수개의 데이터배선과, 상기 게이트전극 상부에 형성되고 서로 이격된 소스전극과 드레인전극을 형성하는 단계와;

상기 데이터배선과 소스전극 및 드레인전극 상에 제 2 절연층을 형성하는 단계와;

상기 제 2 절연층이 형성된 기판의 둘레에 씰 패턴영역을 정의하는 단계와;

상기 제 2 절연층 상에 포토레지스트를 도포하고, 씰 패턴영역에 식각홀과 상기 식각홀의 바닥면을 요철형태로 형성하기 위해, 상기 식각홀을 위한 패턴에 다수개의 슬릿을 구성한 마스크를 이용하여, 상기 포토레지스트를 부분 노광하는 단계와;

상기 포토레지스트의 부분노광된 부분을 스트립하여, 스트립된 포토레지스트의 표면이 요철형상이 되도록 하는 단계와;

상기 요철형상의 포토레지스트와 그 하부의 절연층을 식각하여, 식각된 절연층의 표면이 요철형상을 가지는 식각홀을 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

### 【청구항 5】

제 4 항에 있어서,

상기 제 1 절연층은 산화실리콘(SiO<sub>2</sub>)와 질화실리콘(SiN<sub>x</sub>)등을 포함하는 무기 절연 물질 그룹 중 선택된 하나인 액정표시장치용 어레이기판 제조방법.

#### 【청구항 6】

제 4 항에 있어서,

상기 제 2 절연층은 벤조사이클로부텐, 아크릴수지 등을 포함하는 유기 절연 물질 그룹 중 선택된 하나인 액정표시장치용 어레이기판 제조방법.

#### 【청구항 7】

기판과;

상기 기판 상에 가로방향으로 연장 형성된 다수의 게이트배선과;

상기 게이트배선과 교차하여 형성된 다수의 데이터배선과;

상기 기판의 둘레에 구성되고, 상기 게이트배선과 데이터배선에 각각 수직하게 W의 폭을 가지고, 단면적으로 상기 W의 폭 내에 다수개의 요입부와 돌출부로 구성된 요철 형상의 씰 패턴영역

을 포함하는 액정표시장치용 어레이기판.

#### 【청구항 8】

제 7 항에 있어서,

상기 셀 패턴영역에 형성된 요입부는 평면적으로 원형상, 사각형상, 일방향으로 긴  
직사각형 형상인 액정표시장치용 어레이기판.

#### 【청구항 9】

제 7 항에 있어서,

상기 요입부와 돌출부의 요철형상을 한 셀패턴 영역의 하부에는, 상기 셀 패턴영역  
에 형성된 요입부에 의해 부분적으로 노출되는 금속층을 더욱 포함하는 액정표시장치용  
어레이기판.

#### 【청구항 10】

제 7 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 금속층은 상기 게이트배선과 동일층에 형성되는 액정표시장치용 어레이기판.

#### 【청구항 11】

제 7 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 금속층은 상기 데이터배선과 동일층에 형성되는 액정표시장치용 어레이기판.

#### 【청구항 12】

기판 상에 게이트전극을 포함하고, 가로방향으로 연장된 다수개의 게이트배선을 형  
성하는 단계와;

상기 기판 전체에 걸쳐 제 1 절연층을 형성하는 단계와;

상기 게이트전극 상에 반도체층을 형성하는 단계와;

상기 제 1 절연층 상에 상기 게이트배선과 교차하는 다수개의 데이터배선과, 상기 게이트전극 상부에 형성되고 서로 이격된 소스전극과 드레인전극을 형성하는 단계와;

상기 데이터배선과 소스전극 및 드레인전극 상에 제 2 절연층을 형성하는 단계와;

상기 제 2 절연층이 형성된 기판의 둘레에  $W$ 의 폭을 가지는 씰 패턴영역을 정의하는 단계와;

상기 씰패턴 영역중 상기 게이트배선과 데이터배선 사이의 절연층을 식각하여, 다수의 돌출부와 요입부를 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

### 【청구항 13】

제 12 항에 있어서,

상기 요철형상의 씰 패턴영역 하부에 위치하고, 상기 게이트배선과 동일층에 금속층을 더욱 형성하는 단계를 포함하는 액정표시장치용 어레이기판 제조방법.

### 【청구항 14】

제 12 항에 있어서,

상기 요철형상의 씰 패턴영역 하부에 위치하고, 상기 데이터배선과 동일층에 금속층을 더욱 형성하는 단계를 포함하는 액정표시장치용 어레이기판 제조방법.

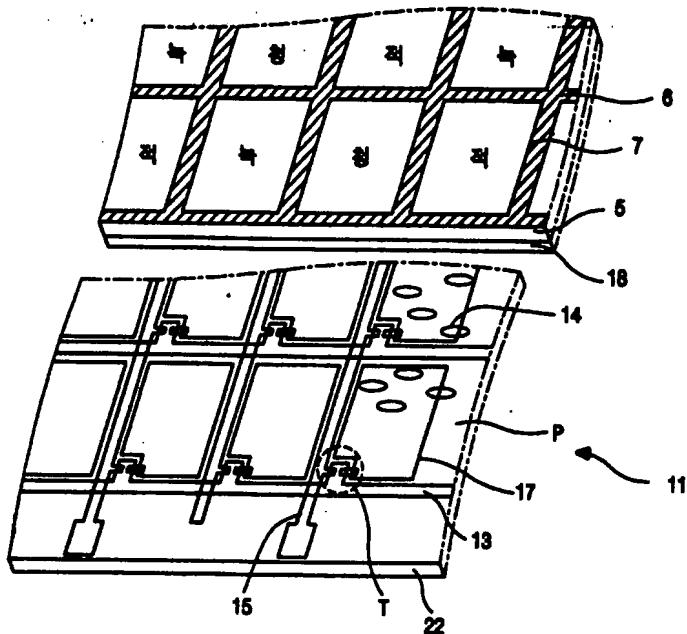
【청구항 15】

제 12항에 있어서,

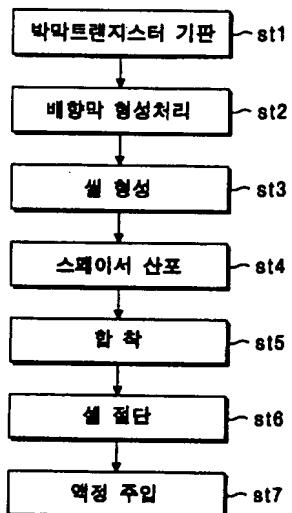
상기 셀 패턴영역의 요입부는 평면적으로 원형상, 사각형상, 일방향으로 긴 직사각형 형상인 액정표시장치용 어레이기판 제조방법.

## 【도면】

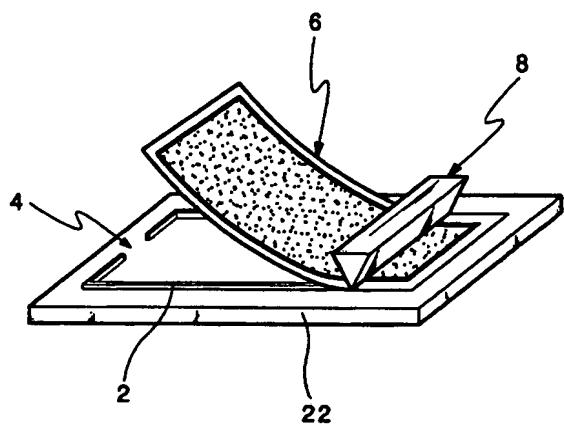
【도 1】



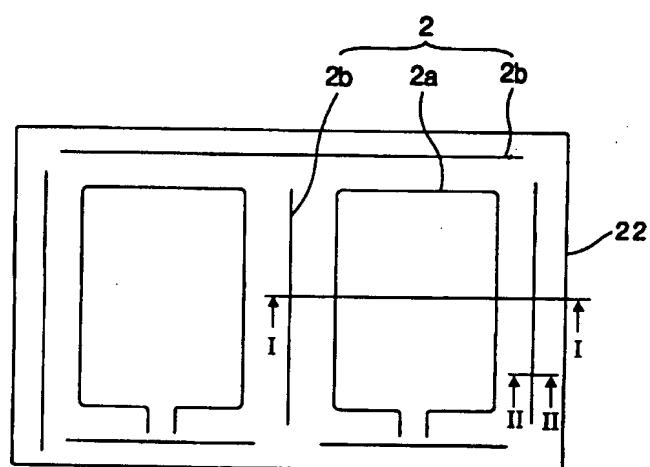
【도 2】



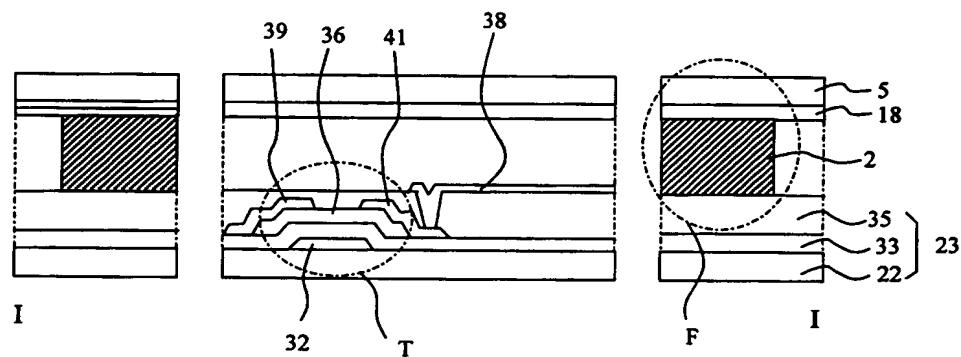
【도 3】



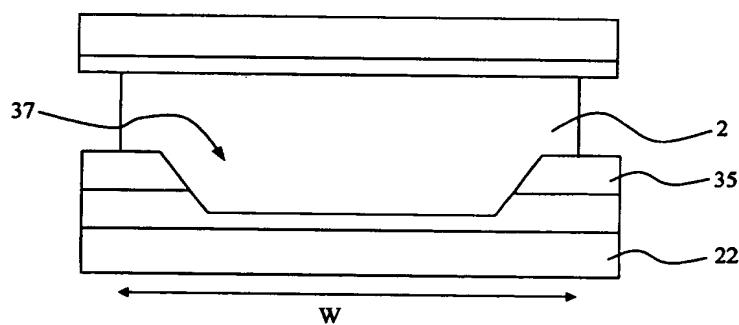
【도 4】



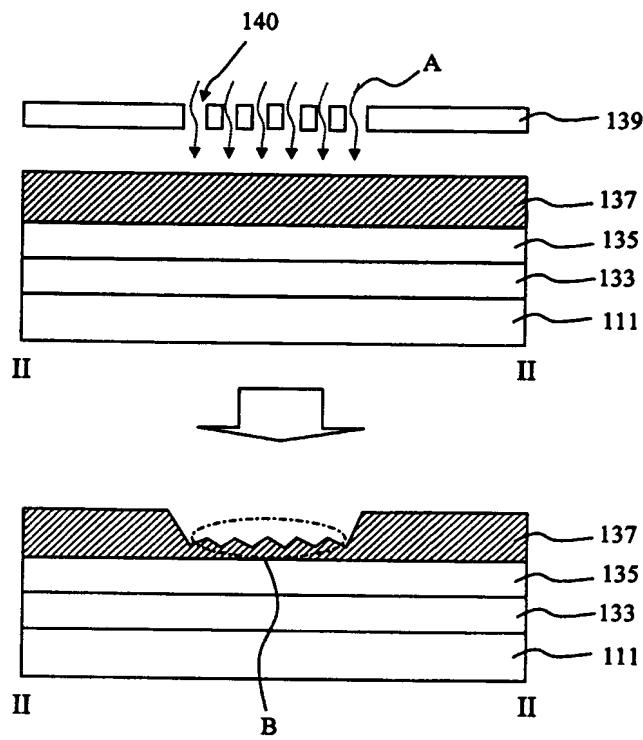
【도 5a】



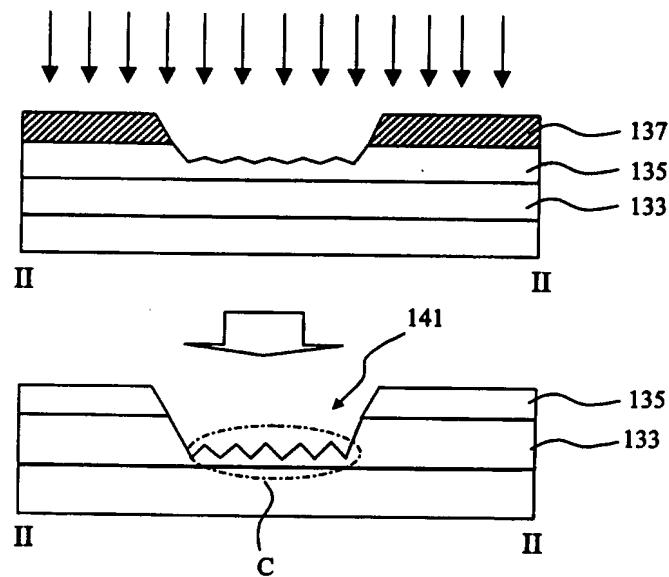
【도 5b】



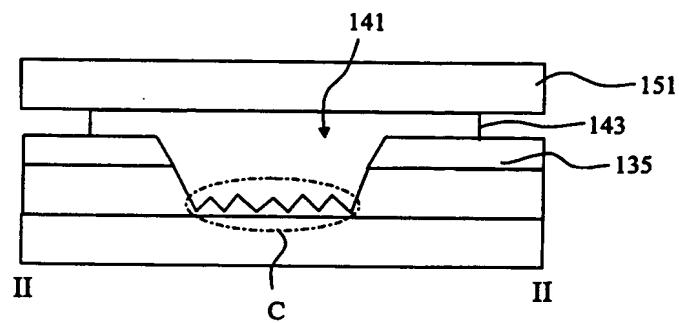
【도 6a】



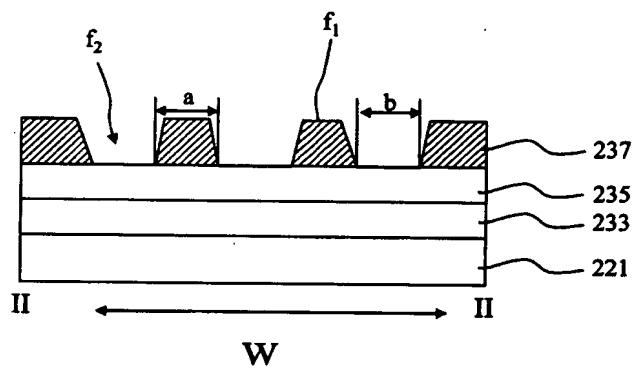
【도 6b】



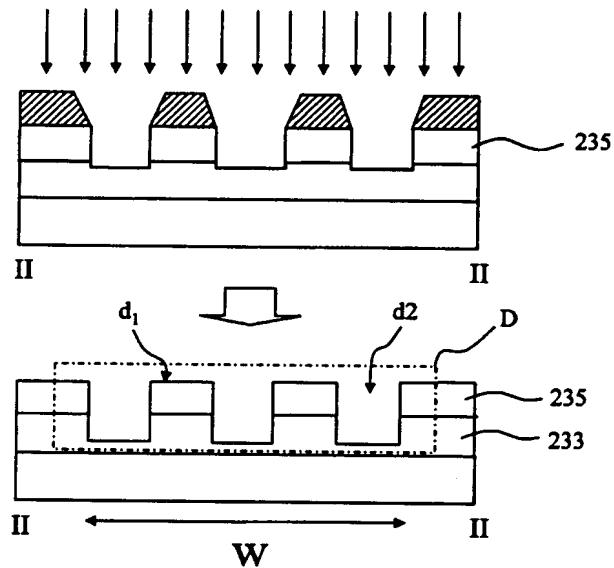
【도 6c】



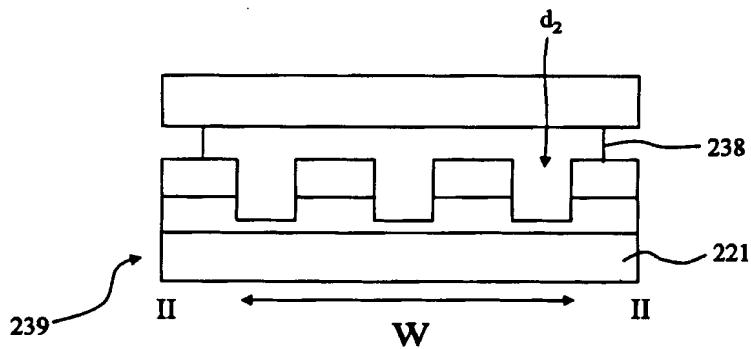
【도 7a】



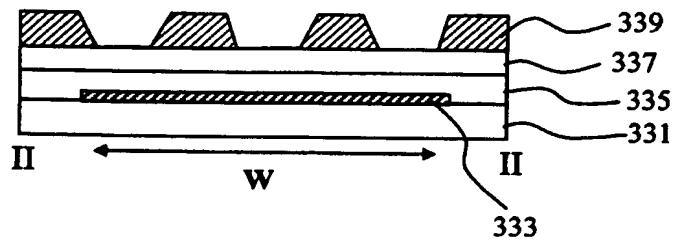
【도 7b】



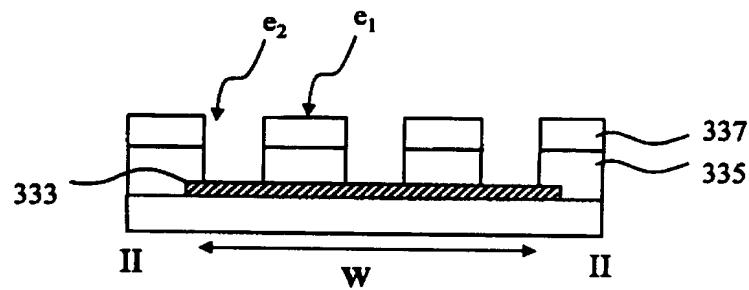
【도 7c】



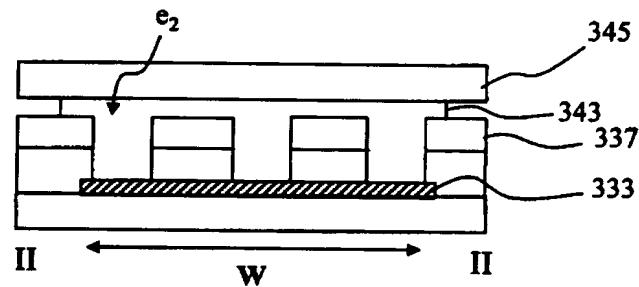
【도 8a】



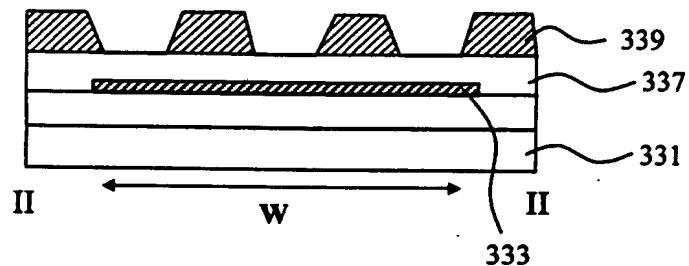
【도 8b】



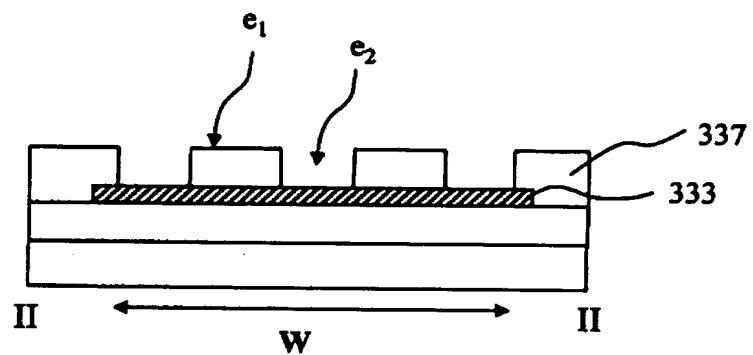
【도 8c】



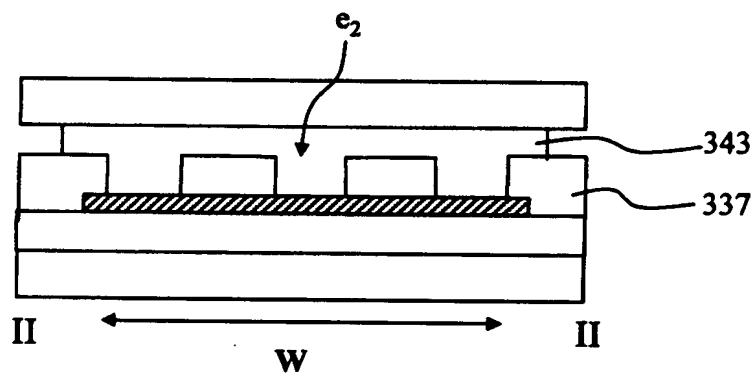
【도 9a】



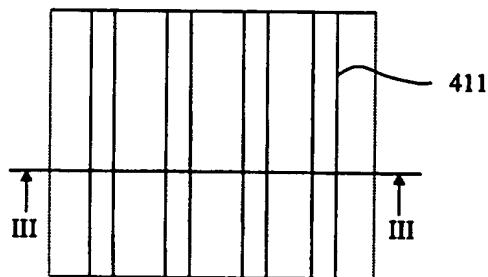
【도 9b】



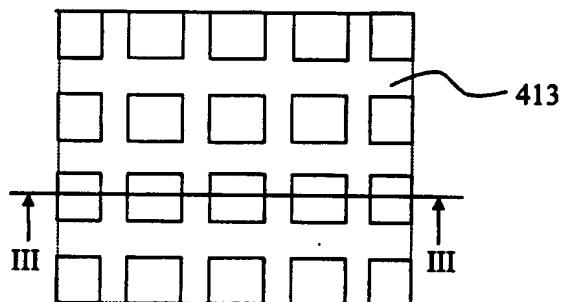
【도 9c】



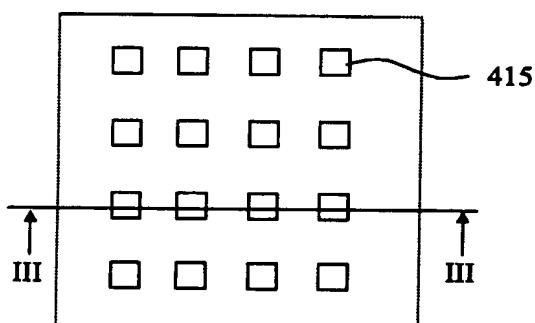
【도 10a】



【도 10b】



【도 10c】



1020000026786

2001/4/2

【도 10d】

